

【社内書式番号】2025-029

【企業名】サンケン電気株式会社

【発明者】三上亮太、長崎友徳、西村保弘

【発明の名称】 順方向サージによるVF改善

<既存技術の課題>

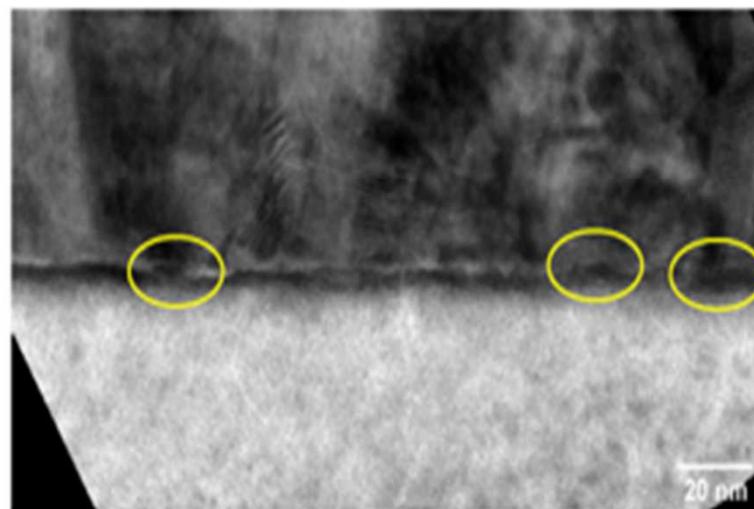
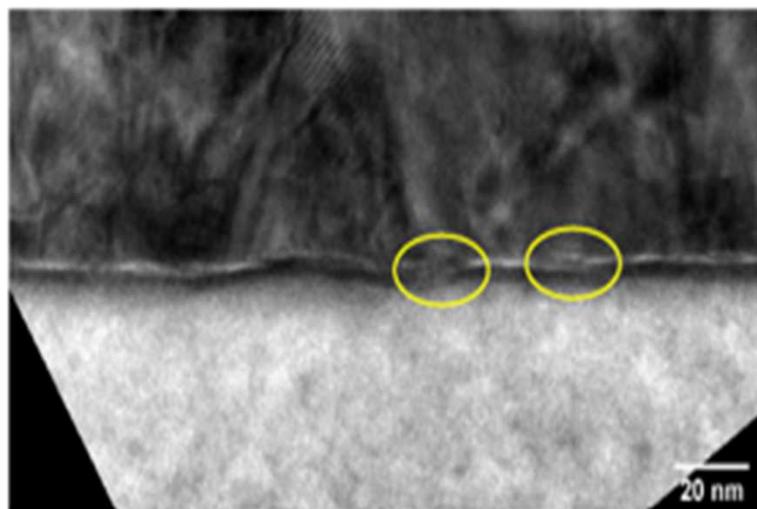
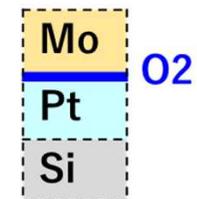
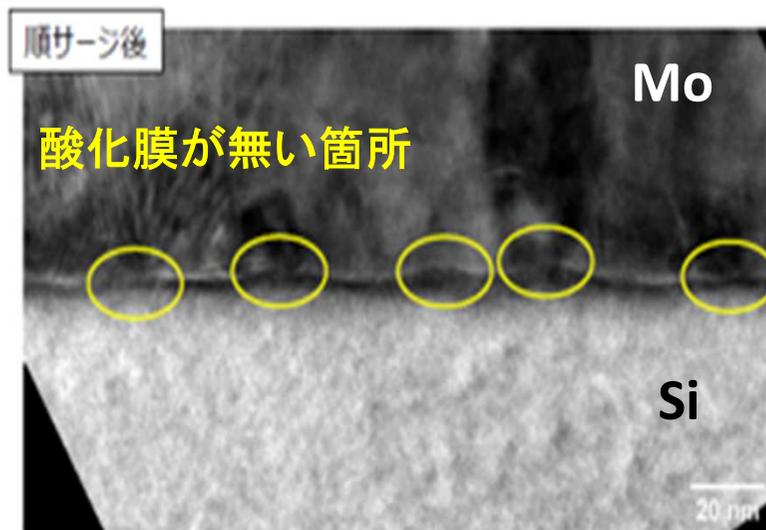
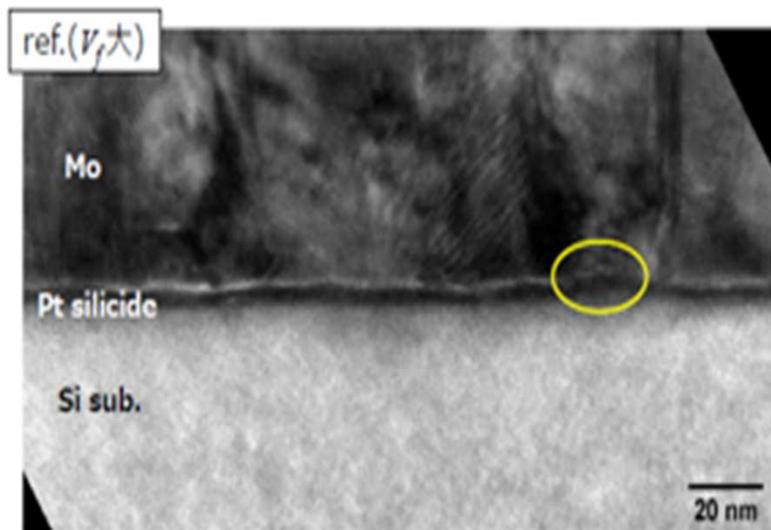
SBDにおいて、製造条件により電極間(Pt-Mo間)の抵抗が大きくなり、VFが大きくなる問題があった。

<発明構造>

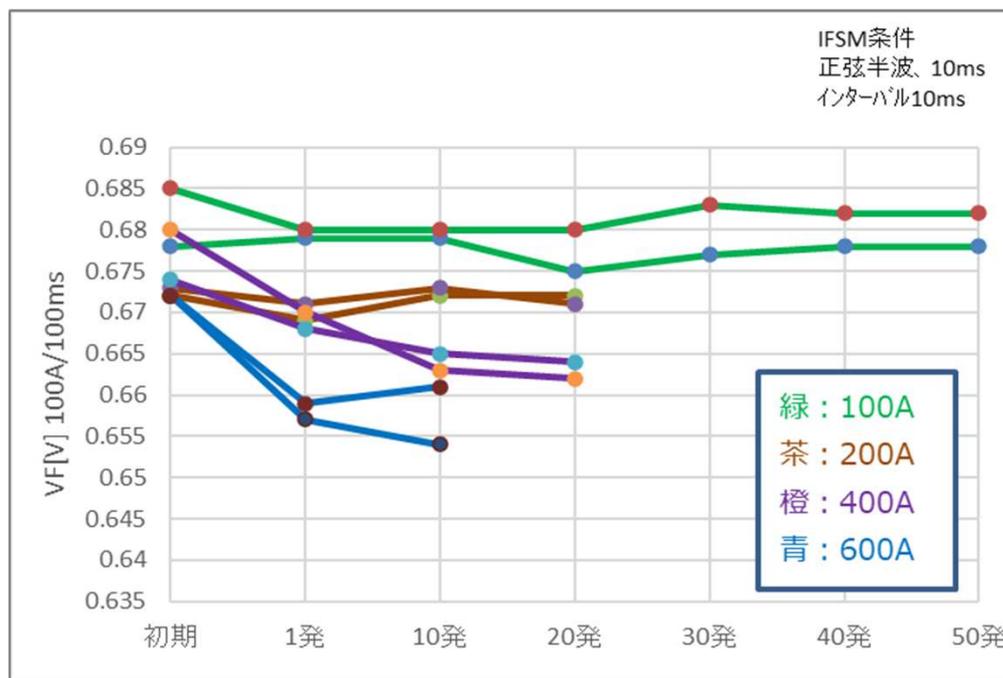
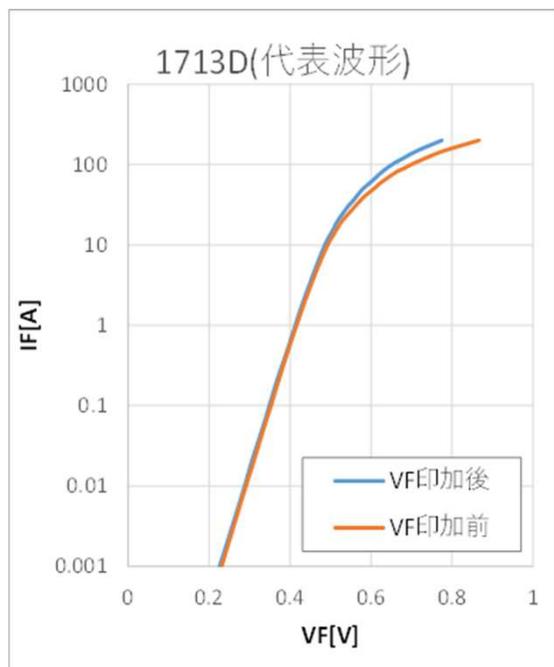
調査の結果、原因は、製造プロセスで生じるPt-Mo間の酸化であることが分かった。本発明は酸化してしまった製品に対し、酸化物を低減し、Pt-Mo間が酸化していないDiと同じVFに戻すプロセスの発明である。(実験レベルで使用、製品での使用は行わない)

<方法>

SBDの順方向に定格電流の10倍以上のサージ電流(パルス)を一定間隔(例10ms間隔)で流し、Pt-Mo間の酸化物を熱的に分解してVFが正常にする方法。



量産品へ適用は、デバイスの劣化を考慮して現状できないが、不具合が出た場合の解析として使い、製品の品質向上に役立てる。



600A以上(定格50Aの10倍以上)で
効果あり

実験結果(効果検証)

パルス電流が大きいほどVFの下がり大きい傾向がみられる。また、初期においては、印加するパルスが多いほど、VFが下がる傾向もみられる。

【社内書式番号】2025-030

【企業名】サンケン電気株式会社

【発明者】李佶夫

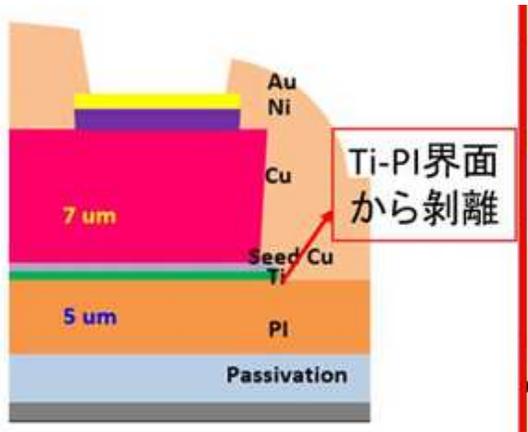
【発明の名称】 密着性改善とその方法

＜背景＞ICチップのTi-PI(ポリイミド)の界面でTi剥がれが発生し、Tiをスパッタする前のPIの凹凸とTi剥がれが関係することが分かった

＜発明構造＞

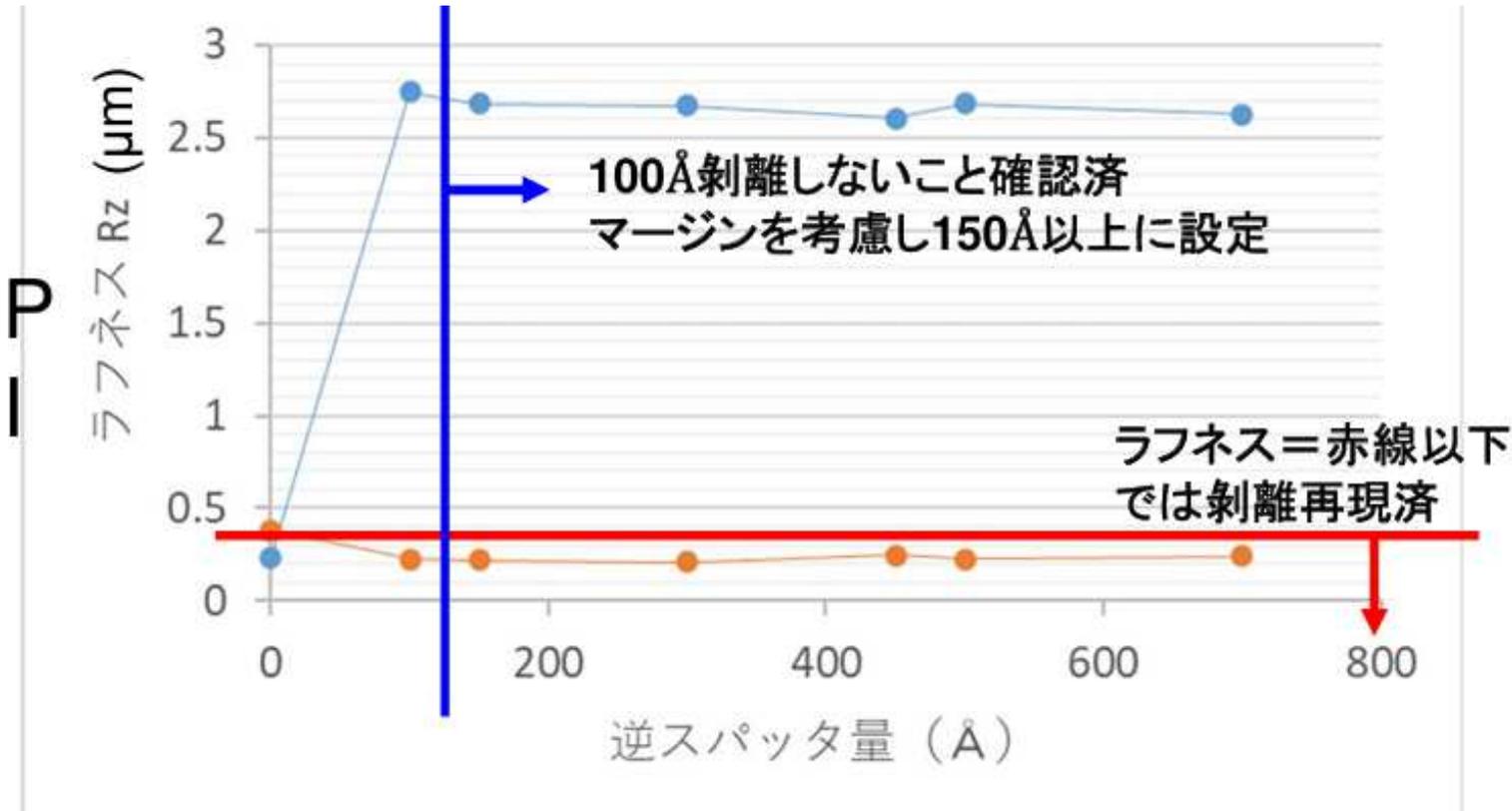
Tiをスパッタする前にPIを逆スパッタし、Ti剥がれを制御する。

逆スパッタ量(深さ)を150Å以上として、PIのRoughness(Rz)を2.5um以上とする。このような凹凸をPIに作ることでTi剥がれを回避できる。



Ti-PIの剥がれ部分

PIの逆スパッタ量と、ラフネスの関係



発明説明書

【社内整理番号】 2025-007

【企業名】 サンケン電気株式会社

【発明者】 井上 隆

【発明の名称】 パワーデバイスのゲート・ソース保護と温度センサ兼用ダイオード

【技術の詳細】

1. 先行特許の構造・構成、製法、回路動作などの説明

図1に示すように、パワースwitching素子に代表されるパワーMOSFET (Q) を駆動する場合、素子の保護のために、パワースwitching素子 Q のゲート・ソース (G・S)間の過電圧から保護するダイオード D_p の接続やパワー半導体損失に熱による温度上昇を検知しパワー半導体の過熱を保護するための熱検知用ダイオード D_{ts} を配置する回路構成で用いられる場合がある。

2. 先行技術の問題点

熱検知用ダイオード D_{ts} を搭載すると、パワースwitching素子の活性化面積が小さくなる点や熱検知用ダイオード D_{ts} のアノード/カソードを外部回路と接続するための配線接続材や、その接続するためのパッド面積が必要になり、コストアップはもちろんのこと、性能低下にもつながる。

3. 今回の発明の構造

(1) 先行技術との相違点 (構造・構成の違い)

今回の発明は、図2に示すパワースwitching素子部の G・S 間の保護用ダイオード素子 D_i を利用し、熱検知用ダイオードとしても兼用することにある。

(2) メカニズム

図2に示すパワーデバイス素子 Q を ON 動作させる場合、保護機能部とゲートドライバー部の定電流回路部より、保護用ダイオード素子のブレーク電圧 (V_R) となるよう定電流を流す。

この V_R 電圧は定電流値に対して温度依存性 (例えば正の温

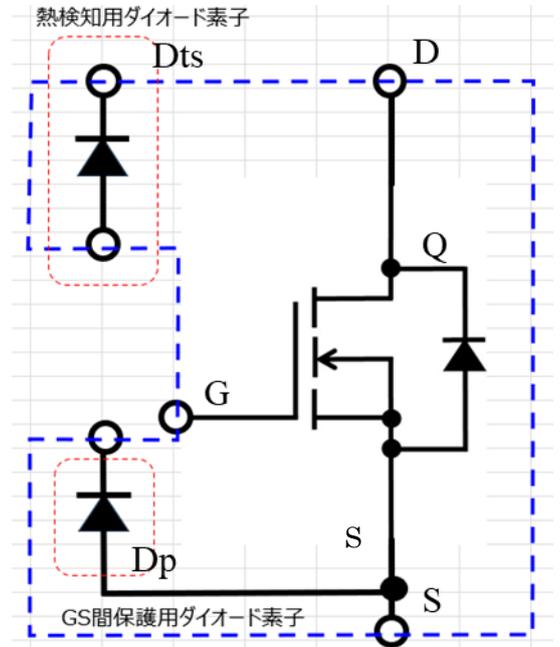


図1. 従来のパワースwitching素子の保護ダイオードと温度検出ダイオードの回路構

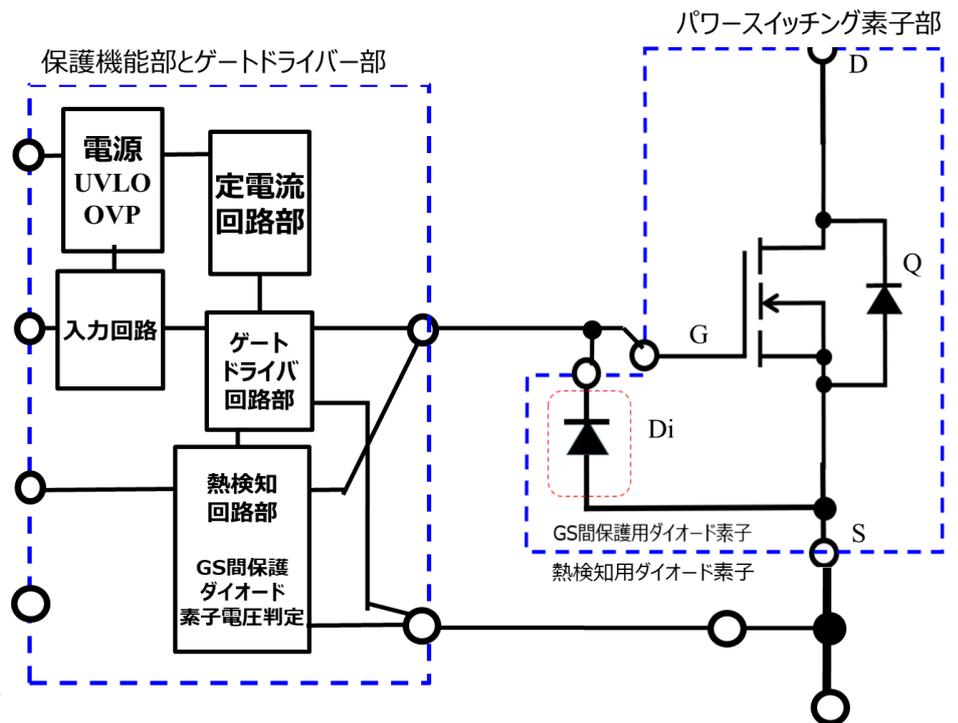


図2. 提案する代表回構成例

度係数)を持ち、高温時(例:150°Cや175°C)に図2の温度検回路で保護レベル設定したVR電圧に到達すると、GS間保護ダイオード素子電圧判定により、フラグ信号をゲート・ドライバ回路部に送しゲート出力電圧を停止(OFF)させ、過熱による素子の破壊から保護するメカニズムである。

また、この機能では、入力信号がHigh時に動作し、Low時には動作しないため、Low信号時に熱検知回路はリセットさせる。

(3) 実施例

図3に実施例の回路ブロック図を示す。

主な構成は、パワースイッチング素子QとそのG・S間に挿入される過電圧保護兼熱検知ダイオードDiとパワー素子を駆動するゲートドライバ回路とゲートドライブ電圧にDiのVRレベルまで電圧を上昇させる定電流回路とVR電圧(Vgate)を検知するVgate検出回路とその電圧レベルを判定するVgate判定回路からなる。

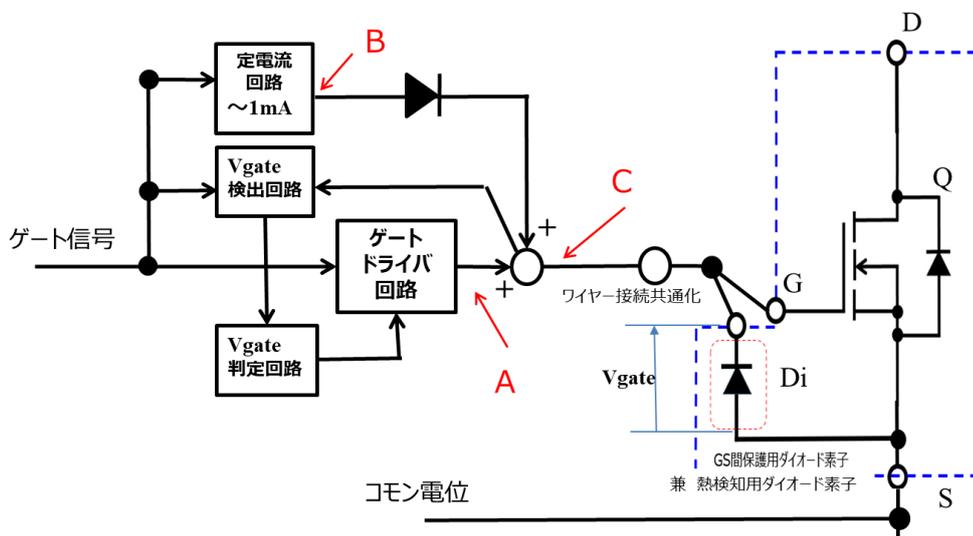


図3. 実施例の回路ブロック図

図3のゲートドライブ電圧A、熱検知用ゲートドライブである定電流回路の出力電圧Bとそれらを合成した電圧Cの電圧波形例を図4に示す。

図4においてゲート信号がONレベルになるとゲートドライバ回路にてAの電圧波形を出力する。また、ON信号を受け定電流回路にて熱検知用ゲートドライブ電圧Bを出力し、その合成電圧がCになる。

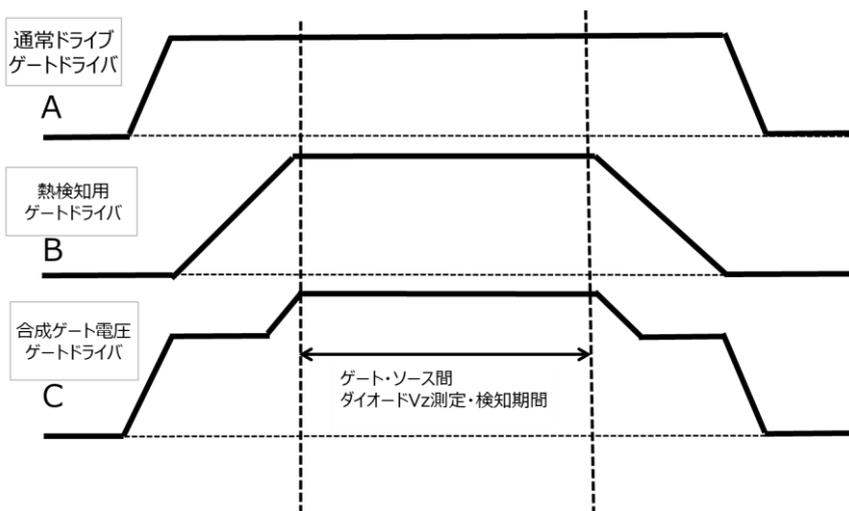


図4. A,B,C地点の電圧波形

このCの電圧波形の図に示す検知期間の電圧レベルVgateをVgate検出回路が検出しVgate判定回路がレベルを判定し、判定レベルを超えたらゲートドライバ回路に停止信号を送る。

これにより、パワースイッチング素子の損失による熱破壊を防止する。

4. 発明の効果

パワースイッチング素子のG・S(または、G・E(エミッタ))間の保護用ダイオードを熱検知用ダイオードとしても用いることによって、パワースイッチング素子を駆動する際にG・S間等の過電圧保

護と温度検出が一つのダイオードで可能となる。これにより別に設けていた熱検知用ダイオードが不要になり、素子数やパッド数を減らし、パワースイッチング素子の活性化面積が小さくでき配線も単純化できる。以上により、材料費、製造費コストダウン、信頼性向上が見込まれる。

以上

(2) メカニズム

図3は発明した TSD 動作温度設定を外部端子から設定変更を可能にする回路例を示している。

図の下部に示す TSD の回路は、温度検出値 VT を入力し、コンパレータで基準値と比較し、基準値を超えたら図の回路例では Higt レベルを出力する。この基準値は、この回路例では、電源 ON 時に外部シャットダウン端子 FO/FI(図では FO 表示)の信号を LO に落とした状態で、LIN 端子の入力が入ったら TSD 温度の閾値を変更できるようにする。

具体的には、LIN1 と LIN2 の信号により TSD 回路の MOSFET が ON または OFF し、その結果、基準値を作る抵抗値が変わり、結果として動作基準値が変わり TSD の動作温度が切り替わることになる。

また、制御入力信号と兼用しているため意図せず入力信号が入った場合についても LIN3 をリセット回路として使用しており、一度でも入力されると TSD 温度を一番高い温度にリセットするようになるようにする。設定後は、図には記されていないが、ラッチ回路などで電圧を保持できるようにしてある。

尚、デフォルト時はすべての Q が OFF 時で、この際の基準値が一番高めに設定される。設定は、電源投入時のみでおこなわれ、電源 OFF 時は解除される。

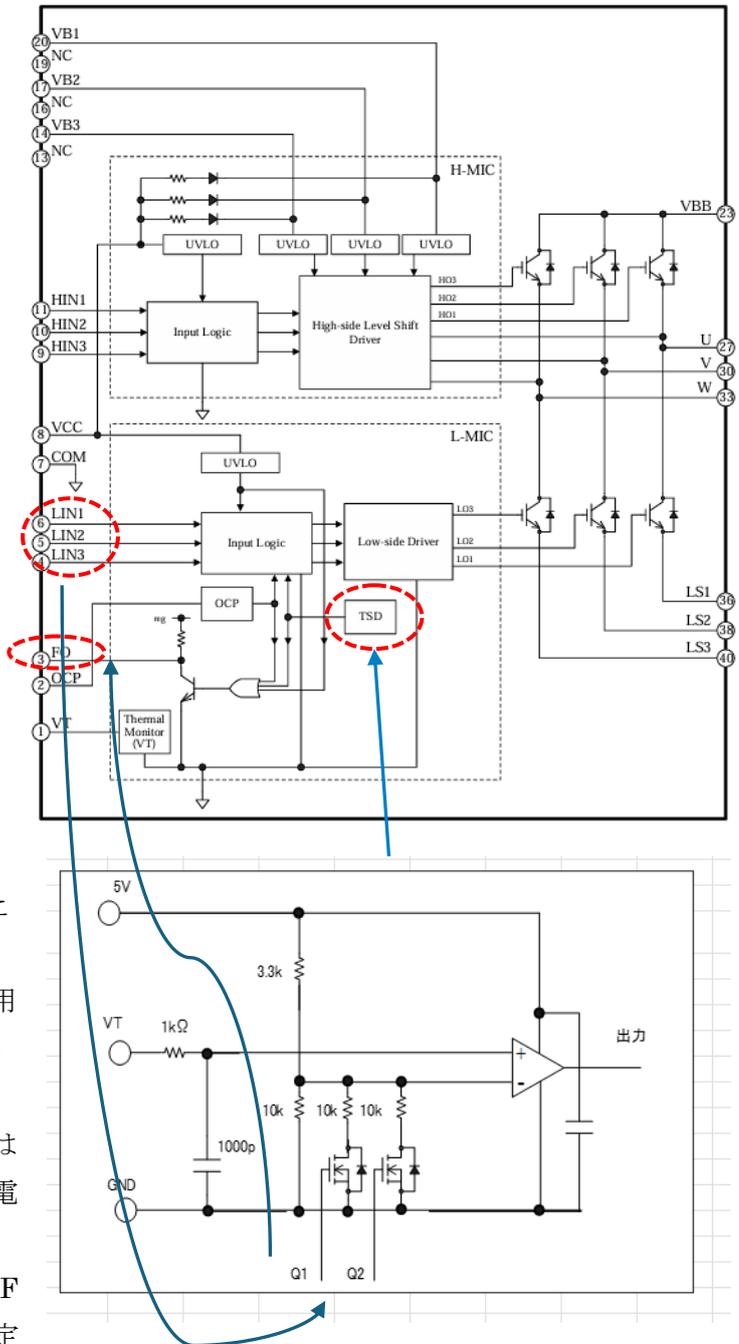


図3. TSD 動作設定回路例

(3) 実施例

図4は、TSD回路の動作例を示すタイミングチャートである。IPMの内部電源減VCCが確立したのちにFO/FIにLOWが入力されるとLIN1,2の信号がTSD動作温度設定モードになる。LIN1,2にパルスが入力されると図3の示すMOSFETがONし、合成基準抵抗値が変わり、その結果TSDの動作温度が変更することが可能となる。LIN1,LIN2が両方入力された場合が最もTSD動作温度が低くなる。

また、LIN3の信号が入るとMOSFETがOFFになりリセットしている動作も示している。

図6は、温度検出素子の電圧VTとTSDの動作温度例を示している。

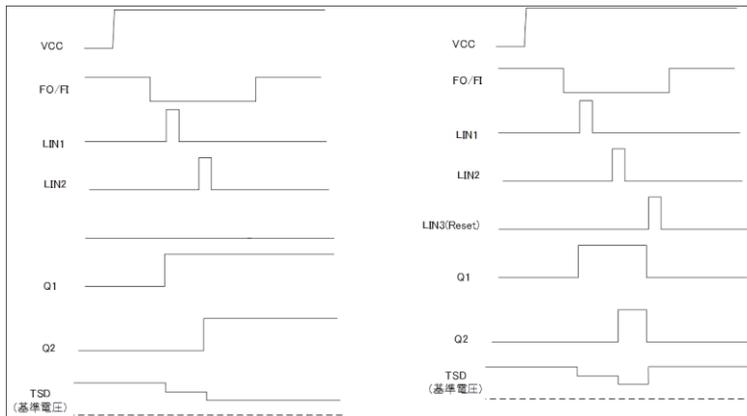


図4. TDC回路のタイミングチャート

記号	端子機能
VCC	制御回路電源入力
LIN1	U相ローサイド制御信号入力
LIN2	V相ローサイド制御信号入力
LIN3	W相ローサイド制御信号入力
FI/FO	外部シャットダウン/エラー出力
VT	温度モニタ電圧出力

VT電圧(V)	TSD(°C)
3.75	145
2.84	115
2.39	90

図6 検出電圧とTSD動作温度例

4. 発明の効果

IPMのTSDの動作閾値をIPM外部端子からの信号により切り替えることができることによって、IPMの使用環境への柔軟な対応やユーザの応用範囲を広げることができる。

また、検査時の動作検証時にも、必要以上に温度を上昇させ製品にストレスをかけることなく、検証が可能となる。

以上